



TH9958 GRAPHIC5 timing chart

Copyright (C)2008 t.hara

このモードは、基本的に GRAPHIC4 と同じだが、4bit/pixel の GRAPHIC4 に対し、2bit/pixel になるため、VRAM読み出し部分は共通で、出力部分だけが若干異なることになる。
 要は、出力だけ倍速で切り替われば良い。
 ただし、GRAPHIC4 のタイミングでは 4画素ペアの最後の 1画素を出力するタイミングですでに FF_PN2 が変化しており、出力すべき値が消失している。この問題を解決するために最後の 1画素だけを FF_PN3 に保持する。

- (1)pattern name table のアドレス決定
 VRAM address の 17bit は、それぞれ次の値になる。
 ADR[16:15] = R#2 [6:5]
 ADR[14: 7] = SCR_Y[7:0]
 ADR[6: 0] = SCR_X[9:3]